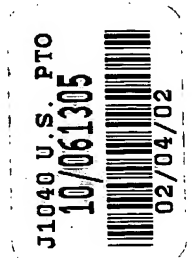


4/18/02
PATENT
8023-1001

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: Ryosuke KOSAKA Conf.:
Appl. No.: **NEW** Group:
Filed: February 4, 2002 Examiner:
For: SIGNAL LINE DRIVING CIRCUIT AND
SIGNAL LINE DRIVING METHOD FOR LIQUID
CRYSTAL DISPLAY



CLAIM TO PRIORITY

Assistant Commissioner for Patents
Washington, DC 20231

February 4, 2002

Sir:

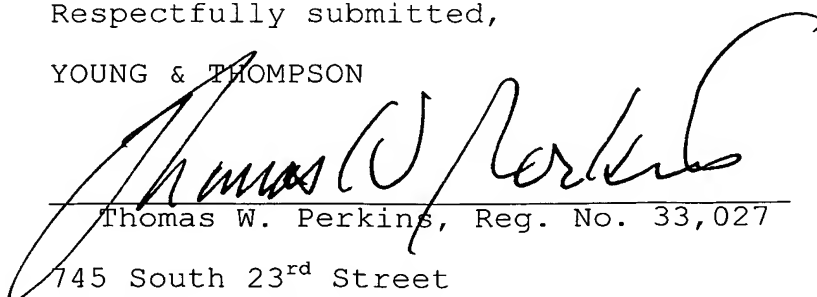
Applicant(s) herewith claim(s) the benefit of the
priority filing date of the following application(s) for the
above-entitled U.S. application under the provisions of 35
U.S.C. § 119 and 37 C.F.R. § 1.55:

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
JAPAN	2001-027042	February 2, 2001

Certified copy(ies) of the above-noted application(s)
is(are) attached hereto.

Respectfully submitted,

YOUNG & THOMPSON


Thomas W. Perkins, Reg. No. 33,027

745 South 23rd Street
Arlington, VA 22202
Telephone (703) 521-2297

TWP/ia

Attachment(s): 1 Certified Copy(ies)



日 本 国 特 許 庁
JAPAN PATENT OFFICE

J1040 U.S. PTO
10/061305
02/04/02

US

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2001年 2月 2日

出 願 番 号
Application Number:

特願2001-027042

出 願 人
Applicant(s):

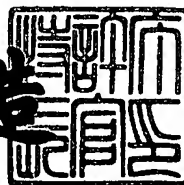
日本電気株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年11月16日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3101372

【書類名】 特許願

【整理番号】 72310240

【提出日】 平成13年 2月 2日

【あて先】 特許庁長官 殿

【国際特許分類】 G09G

【発明の名称】 液晶表示装置の信号線駆動回路及び信号線駆動方法

【請求項の数】 12

【発明者】

 【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

 【氏名】 小坂 良介

【特許出願人】

 【識別番号】 000004237

 【氏名又は名称】 日本電気株式会社

【代理人】

 【識別番号】 100079164

 【弁理士】

 【氏名又は名称】 高橋 勇

 【電話番号】 03-3862-6520

【手数料の表示】

 【予納台帳番号】 013505

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9003064

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置の信号線駆動回路及び信号線駆動方法

【特許請求の範囲】

【請求項 1】 プリチャージ電圧と画像データに応じた階調電圧とを複数の信号線に供給する、液晶表示装置の信号線駆動回路において、

1 水平期間前の前記画像データと次に表示する前記画像データとを前記各信号線ごとに比較する画像データ比較手段と、

この画像データ比較手段での比較結果に応じて前記プリチャージ電圧の供給を制御するスイッチ制御手段と、

を備えたことを特徴とする液晶表示装置の信号線駆動回路。

【請求項 2】 前記スイッチ制御手段は、次に表示する前記画像データの前記階調電圧が 1 水平期間前の前記画像データの前記階調電圧の一定範囲内にある場合に、前記プリチャージ電圧を供給しない、

請求項 1 記載の液晶表示装置の信号線駆動回路。

【請求項 3】 前記スイッチ制御手段は、次に表示する前記画像データの前記階調電圧が 1 水平期間前の前記画像データの前記階調電圧と一致する場合に、前記プリチャージ電圧を供給しない、

請求項 1 記載の液晶表示装置の信号線駆動回路。

【請求項 4】 前記スイッチ制御手段は、次に表示する前記画像データの前記階調電圧の極性が 1 水平期間前の前記画像データの前記階調電圧の極性と異なる場合にのみ、前記プリチャージ電圧を供給する、

請求項 1 記載の液晶表示装置の信号線駆動回路。

【請求項 5】 前記スイッチ制御手段は、次に表示する前記画像データの前記階調電圧の極性が 1 水平期間前の前記画像データの前記階調電圧の極性と異なる場合に、前記プリチャージ電圧を供給する、

請求項 2 又は 3 記載の液晶表示装置の信号線駆動回路。

【請求項 6】 前記スイッチ制御手段は、

次に表示する前記画像データの前記階調電圧が 1 水平期間前の前記画像データの前記階調電圧よりも大きい場合に、昇圧用に適した第一のオペアンプを用いて

前記階調電圧を供給し、

次に表示する前記画像データの前記階調電圧が 1 水平期間前の前記画像データの前記階調電圧よりも小さい場合に、降圧用に適した第二のオペアンプを用いて前記階調電圧を供給し、

次に表示する前記画像データの前記階調電圧が 1 水平期間前の前記画像データの前記階調電圧と等しい場合に、前記第一及び第二のオペアンプのどちらか一方を用いて前記階調電圧を供給する、

請求項 1 乃至 5 のいずれかに記載の液晶表示装置の信号線駆動回路。

【請求項 7】 プリチャージ電圧と画像データに応じた階調電圧とを複数の信号線に供給する、液晶表示装置の信号線駆動方法において、

1 水平期間前の前記画像データと次に表示する前記画像データとを前記各信号線ごとに比較し、その比較結果に応じて前記プリチャージ電圧の供給を制御する

ことを特徴とする液晶表示装置の信号線駆動方法。

【請求項 8】 次に表示する前記画像データの前記階調電圧が 1 水平期間前の前記画像データの前記階調電圧の一定範囲内にある場合は、前記プリチャージ電圧を供給しない、

請求項 7 記載の液晶表示装置の信号線駆動方法。

【請求項 9】 次に表示する前記画像データの前記階調電圧が 1 水平期間前の前記画像データの前記階調電圧と一致する場合は、前記プリチャージ電圧を供給しない、

請求項 7 記載の液晶表示装置の信号線駆動方法。

【請求項 10】 次に表示する前記画像データの前記階調電圧の極性が 1 水平期間前の前記画像データの前記階調電圧の極性と異なる場合にのみ、前記プリチャージ電圧を供給する、

請求項 8 記載の液晶表示装置の信号線駆動方法。

【請求項 11】 次に表示する前記画像データの前記階調電圧の極性が 1 水平期間前の前記画像データの前記階調電圧の極性と異なる場合は、前記プリチャージ電圧を供給する、

請求項 8 又は 9 記載の液晶表示装置の信号線駆動方法。

【請求項 1 2】 次に表示する前記画像データの前記階調電圧が 1 水平期間前の前記画像データの前記階調電圧よりも大きい場合は、昇圧用に適した第一のオペアンプを用いて前記階調電圧を供給し、

次に表示する前記画像データの前記階調電圧が 1 水平期間前の前記画像データの前記階調電圧よりも小さい場合は、降圧用に適した第二のオペアンプを用いて前記階調電圧を供給し、

次に表示する前記画像データの前記階調電圧が 1 水平期間前の前記画像データの前記階調電圧と等しい場合は、前記第一及び第二のオペアンプのどちらか一方を用いて前記階調電圧を供給する、

請求項 7 乃至 1 1 のいずれかに記載の液晶表示装置の信号線駆動方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、アクティブマトリクス型などの液晶表示装置に用いられ、低消費電力化に適した、信号線駆動回路及び信号線駆動方法に関する。

【0 0 0 2】

【従来の技術】

最近の液晶表示装置では、液晶パネルの大型化及び高画質化に伴い、電流駆動能力が高くかつ消費電力の低い駆動回路が求められてきた。そのような要求を満たすものとして、プリチャージ手段を備えた液晶表示装置が知られている（例えば特開平 8 - 8 7 2 4 8 号公報）。このプリチャージ手段とは、液晶パネル上に配置された画素容量へ階調信号を供給する直前に、所定の基準電位を信号線へ印加するものである。これにより、駆動回路の出力段にかかる負荷を低減することで省電力化を図ることができ、また、負荷のばらつきを抑制することで安定した書き込みが可能となる。

【0 0 0 3】

図 9 は、このようなプリチャージ手段を備えた従来の液晶表示装置を示す回路図である。以下、この図面に基づき説明する。

【0004】

プリチャージ回路25は、信号線S1, S2, ..., Snと信号線駆動回路22の出力側とをそれぞれ接続するスイッチSW11, SW21, ..., SWn1、及び信号線S1, S2, ..., Snと中間電位Vpとをそれぞれ接続するスイッチSW12, SW22, ..., SWn2から構成されている。各スイッチSW11, SW12, ...は、タイミング発生回路21から供給される信号に基づいて動作する。

【0005】

図10は、図9の液晶表示装置における信号線駆動回路の一例を示すブロック図である。図11は、図10の信号線駆動回路の動作を示すタイミングチャートである。以下、図9乃至図11に基づき説明する。

【0006】

信号線駆動回路22は、クロック信号CLKにより動作するシフトレジスタ31と、シフトレジスタ31の出力によって制御されmビットの画像データを並列に保持するデータレジスタ32と、制御信号LPにより画像データを一括して転送し保持するデータラッチ33と、mビット入力のデコーダ34と、階調電圧発生回路37から入力する2m個の電圧から階調電圧を選択して出力するアナログスイッチ35と、アナログスイッチ35から出力された階調電圧をプリチャージ回路25へ出力する出力回路36と、前述したプリチャージ回路25とからなる。

【0007】

スイッチSWn1, SWn2は、それぞれ外部のタイミング発生回路21から供給されるパルス信号SP1, SP2に従ってオン/オフを切り替える。

【0008】

【発明が解決しようとする課題】

従来の信号線駆動回路では、図11の期間T1、T2を参照しても分かるように、1水平期間の前後で供給される階調電圧に関わらず常にプリチャージを行っている。このようなプリチャージは、ドット反転駆動のように異なる極性の階調電圧を供給する場合には非常に有効な手段である。しかしながら、次に表示する

画像データの階調電圧が1水平期間前の画像データの階調電圧と等しい、又はその階調電圧の一定範囲内にある場合、プリチャージを行うことによって信号線の電位変動が大きくなり、その分だけ逆に消費電力量が増加してしまう、という問題があった。

【0009】

ところで、特に携帯電話端末等、各種携帯機器の分野においては、その性質上、液晶パネルの大きさが限定されるため、大型液晶パネルのドライバほどの電流駆動能力は要求されないが、更なる省電力化が求められている。

【0010】

【発明の目的】

そこで、本発明の目的は、上記の問題点を改善することにより更に消費電力を低減した、液晶表示装置の信号線駆動回路を提供することにある。

【0011】

【課題を解決するための手段】

本発明に係る信号線駆動回路は、プリチャージ電圧と画像データに応じた階調電圧とを複数の信号線に供給するものであって、1水平期間前の画像データと次に表示する画像データとを各信号線ごとに比較する画像データ比較手段と、画像データ比較手段での比較結果に応じてプリチャージ電圧の供給を制御するスイッチ制御手段とを備えたことを特徴とする（請求項1）。本発明に係る信号線駆動方法は、本発明に係る信号線駆動回路に使用されるものであって、1水平期間前の画像データと次に表示する画像データとを各信号線ごとに比較し、その比較結果に応じてプリチャージ電圧の供給を制御することを特徴とする（請求項7）。

【0012】

1水平期間前に供給された階調電圧と次に供給される階調電圧との変化量が小さい場合は、必ずしもプリチャージが必要ではない。そのような場合にプリチャージを省略することにより、省電力化が図れる。スイッチ制御手段は、例えば次の①～⑤のように動作する。

【0013】

①. 次に表示する画像データの階調電圧が1水平期間前の画像データの階調電

圧の一定範囲内にある場合は、プリチャージ電圧を供給しない（請求項2，8）。「一定範囲内」とは、プリチャージが不要となる範囲のことであり、理論的又は実験的に設定される。

【0014】

②. 次に表示する画像データの階調電圧が1水平期間前の画像データの階調電圧と一致する場合は、プリチャージ電圧を供給しない（請求項3，9）。請求項2，8における「一定範囲内」を限定したものである。

【0015】

③. 次に表示する画像データの階調電圧の極性が1水平期間前の画像データの階調電圧の極性と異なる場合にのみ、プリチャージ電圧を供給する。1水平期間で階調電圧の極性が反転する場合は、階調電圧の変化量が多い。このような場合にのみプリチャージを実行することにより、省電力化が図れる。

【0016】

④. 次に表示する画像データの階調電圧の極性が1水平期間前の画像データの階調電圧の極性と異なる場合は、プリチャージ電圧を供給する（請求項4，10）。これは請求項2，3，8，9と組み合わせて用いられる。

【0017】

⑤. 次に表示する画像データの階調電圧が1水平期間前の画像データの階調電圧よりも大きい場合は、昇圧用に適した第一のオペアンプを用いて階調電圧を供給し、次に表示する画像データの階調電圧が1水平期間前の画像データの階調電圧よりも小さい場合は、降圧用に適した第二のオペアンプを用いて階調電圧を供給し、次に表示する画像データの階調電圧が1水平期間前の画像データの階調電圧と等しい場合は、第一及び第二のオペアンプのどちらか一方を用いて階調電圧を供給する。他の請求項と組み合わせて用いることにより、更に省電力化が図れる。なお、「昇圧用に適した」とは例えば「昇圧用として省電力化が可能な」という意味であり、「降圧用に適した」とは例えば「降圧用として省電力化が可能な」という意味である。

【0018】

【発明の実施の形態】

図 1 は、本発明に係る信号線駆動回路の第一実施形態を示すブロック図である。以下、この図面に基づき説明する。

【0019】

本実施形態の信号線駆動回路は、アクティブマトリクス型液晶表示装置に用いられ、プリチャージ電圧としての中間電位 V_p と画像データに応じた階調電圧とを複数の信号線に供給するものであり、1 水平期間前の画像データと次に表示する画像データとを各信号線ごとに比較する画像データ比較手段としてのラッチ 11 及び比較回路 12 と、比較回路 12 での比較結果に応じて中間電位 V_p を供給するスイッチ制御手段としてのスイッチ制御回路 13 とを備えたことを特徴とする。

【0020】

また、本実施形態の信号線駆動回路は、図 10 の従来の信号線駆動回路と同じように、データラッチ 33、デコーダ 34、アナログスイッチ 35、出力回路 36、アナログスイッチ SW1、SW2 等を備えている。なお、本実施形態の信号線駆動回路は、わかりやすくするために、信号線 S_n のみに対するものとして図示している。したがって、実際には、信号線 S_1 、 S_2 、 \dots 、 S_n のそれぞれに対して本実施形態の信号線駆動回路が設けられる。

【0021】

ラッチ 11 は、データラッチ 33 の出力側と接続されており、データラッチ 33 の保持するデータが信号 LP によって更新される直前に、データラッチ 33 から出力されたデータを信号 LC に従って取り込む。これにより、ラッチ 11 は、1 水平期間前に表示された画像データを保持することができる。そのため、比較回路 12 は、データラッチ 33 の出力信号とラッチ 11 の出力信号とにより、1 水平期間前後の画像データを比較できる。

【0022】

スイッチ制御回路 13 は、タイミング発生回路（図 9 参照）から供給される信号 SP と比較回路 12 の出力信号とに基づいて、アナログスイッチ SW1、SW2 のオン／オフを切り替える。スイッチ SW1 がオンすると信号線 S_n へ出力回路 36 から階調電圧が供給され、スイッチ SW2 がオンすると信号線 S_n へ中間

電位 V_p が供給される。

【0023】

このように、本実施形態の信号線駆動回路は、1 水平期間前後の画像データの比較結果に基づいて、信号線 S_n と中間電位 V_p とをショートさせるタイミングすなわちプリチャージを行うタイミングを制御している。したがって、連続した水平期間で等しい階調信号を供給する場合や、ライン反転駆動のように1 フレーム期間内において供給される階調信号が同一極性であるような場合に、不必要なプリチャージを避けることにより、電力消費を低減することができる。

【0024】

図 2 は、本発明に係る信号線駆動回路の第二実施形態を示すブロック図である。以下、この図面に基づき説明する。

【0025】

本実施形態の信号線駆動回路は、第一実施形態を更に具体化したものであり、1 水平期間前の画像データと次に表示する画像データとを各信号線ごとに比較する画像データ比較手段としてのラッチ 5 1 及び比較回路 5 2 と、比較回路 5 2 での比較結果に応じて中間電位 V_p を供給するスイッチ制御手段としてのスイッチ制御回路 5 3 とを備えたことを特徴とする。

【0026】

また、本実施形態の信号線駆動回路は、データラッチ 4 3、デコーダ 4 4、アナログスイッチ 4 5、出力アンプ 4 6、アナログスイッチ SW 1, SW 2 等を備えている。なお、本実施形態の信号線駆動回路は、わかりやすくするために、信号線 S_n のみに対するものとして図示している。したがって、実際には、信号線 S_1, S_2, \dots, S_n のそれぞれに対して本実施形態の信号線駆動回路が設けられる。

【0027】

画像データ D は、4 ビットすなわち 16 階調である。データラッチ 4 3 は、4 ビットのラッチ回路であり、信号 LP のタイミングに従って画像データ D を保持し、取り込んだ画像データ D をデコーダ 4 4、ラッチ 5 1 及び比較回路 5 2 へと転送する。画像データ D は、16 個の信号の中のいずれかにデコーダ 4 4 により

デコードされ、アナログスイッチ 4 5 へ出力される。アナログスイッチ 4 5 は、デコーダ 4 4 から入力した信号に従ってオン／オフを切り替える複数のアナログスイッチ群から構成されており、階調電圧発生回路（図 1 0 参照）から入力する電圧 V_0 , ..., V_{16} の中から任意の階調電圧を 1 つ選択し、それを出力する。出力アンプ 4 6 は、アナログスイッチ 4 5 から入力した階調電圧を、スイッチ SW_1 を介して信号線 S_n へ供給する。また、信号線 S_n はスイッチ SW_2 を介して中間電位 V_p とも接続される。

【 0 0 2 8 】

1 水平期間前の画像データを保持するために設けられたラッチ 5 1 は、2 ビットのラッチ回路であり、信号 LC のタイミングに従ってデータラッチ 4 3 から出力される画像データ D の上位 2 ビットを保持し、それを画像データ D' として比較回路 5 2 へ出力する。ラッチ 5 1 は、信号 LP によってデータラッチ 4 3 の内容が更新される直前にデータを取り込むため、1 水平期間前の画像データを保持できる。

【 0 0 2 9 】

比較回路 5 2 は、データラッチ 4 3、ラッチ 5 1 及びスイッチ制御回路 5 3 に接続され、ラッチ 5 1 から供給される 1 水平期間前の画像データ D' と、データラッチ 4 3 から供給される画像データ D の上位 2 ビットとを受け取り、両者の比較を行う。また、比較回路 5 2 は、画像データ D の上位 2 ビットと画像データ D' とが一致しているか否かを判別する機能を有する。

【 0 0 3 0 】

スイッチ制御回路 5 3 は、アナログスイッチ SW_1 , SW_2 の制御端子に接続されており、比較回路 5 2 の比較結果信号 CMP に基づいてアナログスイッチ SW_1 , SW_2 のオン／オフを切り替える。アナログスイッチ SW_1 がオンすると、出力アンプ 4 6 から出力される任意の階調電圧が信号線 S_n に供給される。スイッチ SW_2 がオンすると中間電位 V_p が信号線 S_n へ供給されることにより、信号線 S_n がプリチャージされる。このように、本実施形態の信号線駆動回路は、1 水平期間前後の画像データを比較した結果に基づいてアナログスイッチ SW_2 を制御することにより、プリチャージの制御を行う。

【0031】

図3は、図2の信号線駆動回路の動作を示すタイミングチャートである。以下、図2及び図3に基づき説明する。

【0032】

第一の画像データD1が信号線駆動回路に供給されると、画像データD1はデータラッチ43に取り込まれ、デコーダ44へ転送される。デコーダ44及びアナログスイッチ45により、画像データD1に対応する階調電圧がV0, ..., V16の中から選択される。選択された階調電圧は、出力アンプ46へ出力され、更にスイッチSW1を介して信号線Snへと供給される。

【0033】

また、データラッチ43から出力される画像データD1の上位2ビットは、ラッチ51及び比較回路52へも転送される。このとき、ラッチ51の内部には、1水平期間前に表示された画像データの上位2ビットの画像データD0'が保持されている。比較回路52は、2ビットデータの一致回路として構成され、画像データD1の上位2ビットとラッチ51の画像データD0'とを比較し、その比較結果信号CMPをスイッチ制御回路53へ出力する。

【0034】

スイッチ制御回路53は、比較の結果が一致しないとき、すなわち、比較結果信号CMP=Hのとき、アナログスイッチSW2をオンさせ、信号線Snを予め設定された中間電位Vpにプリチャージする。続いて、アナログスイッチSW2をオフするのとほぼ同時に、アナログスイッチSW1をオンすることにより、出力アンプ46から出力される階調電圧を信号線Snへ供給する。アナログスイッチSW1, SW2の切替えは、外部のタイミング発生回路から出力される信号SPに基づいて、予め設定されたタイミングで行う(T1)。

【0035】

続いて、第二の画像データD2が供給され、データラッチ43が保持するデータが更新される直前に、ラッチ51は信号LCのタイミングに従って画像データD1の上位2ビットを画像データD1'として取り込む。また、画像データD2がデータラッチ43に取り込まれると、上記と同様に、デコーダ44及びアナロ

グスイッチ 4 5 を経由して、画像データ D 2 に応じた階調電圧が出力アンプ 4 6 から出力される。

【 0 0 3 6 】

同時に、比較回路 5 2 は、ラッチ 5 1 の画像データ D 1' と、データラッチ 4 3 から出力される画像データ D 2 の上位 2 ビットとを比較する。これらの二つの画像データが一致する場合、すなわち、画像データ D 2 によって選択される階調電圧と、1 水平期間前に供給された画像データ D 1 によって選択された階調電圧との電位差が小さい場合、比較回路 5 2 は比較結果信号 $CMP = L$ を出力する。

【 0 0 3 7 】

信号線 S_n の電位変動が小さいと、プリチャージを行わなくても安定した書き込みが可能である。そのため、スイッチ制御回路 5 3 は、アナログスイッチ SW_2 をオフしたままプリチャージを行わず、アナログスイッチ SW_1 のみをオンする。アナログスイッチ SW_1 がオンすると、出力アンプ 4 6 から出力される階調電圧が信号線 S_n へ供給される (T 2)。

【 0 0 3 8 】

同様に、ラッチ 5 1 が画像データ D 2 の上位 2 ビット D 2' を取り込み、第三の画像データ D 3 がデータラッチ 4 3 へ入力されると、比較回路 5 2 はラッチ 5 1 の画像データ D 2' と画像データ D 3 の上位 2 ビットとを比較する。これらの二つの画像データが一致しないため、比較結果信号 $CMP = H$ となり、アナログスイッチ SW_2 , SW_1 が順次オンする。これにより、信号線 S_n は、中間電位 V_p へプリチャージされ、続いて画像データ D 3 に対応した階調電圧が供給される (T 3)。

【 0 0 3 9 】

図 4 は、本発明に係る信号線駆動回路の第三実施形態を示すブロック図である。以下、この図面に基づき説明する。

【 0 0 4 0 】

本実施形態の信号線駆動回路は、第一実施形態を交流反転駆動方式へ適用した具体例であり、1 水平期間前の画像データと次に表示する画像データとを各信号線ごとに比較する画像データ比較手段としてのラッチ 7 1 及び比較回路 7 2 と、

比較回路 7 2 での比較結果に応じて中間電位 V_p 、 V_q を供給するスイッチ制御手段としてのスイッチ制御回路 7 3 とを備えたことを特徴とする。

【0041】

また、本実施形態の信号線駆動回路は、データラッチ 3 3、デコーダ 3 4、アナログスイッチ 3 5、出力アンプ 3 6、アナログスイッチ SW 1、SW 2、SW 3 等を備えている。なお、本実施形態の信号線駆動回路は、わかりやすくするために、信号線 S_n のみに対するものとして図示している。したがって、実際には、信号線 S_1 、 S_2 、 \dots 、 S_n のそれぞれに対して本実施形態の信号線駆動回路が設けられる。

【0042】

ラッチ 7 1 は、 n ビットのラッチ回路であり、データラッチ 3 3 の内容が更新される直前に、データラッチ 3 3 から出力される画像データの上位 n ビット又は全ビットを取り込み、これを保持する。比較回路 7 2 は、データラッチ 3 3 及びラッチ 7 1 から受け取った 1 水平期間前後の画像データの n ビットを比較し、比較結果信号 CMP をスイッチ制御回路 7 3 へ出力する。スイッチ制御回路 7 3 は、比較結果信号 CMP と極性反転信号 P_o とに基づいて、アナログスイッチ SW 1、SW 2、SW 3 に対し、予め設定されたタイミングでオン/オフを制御する。

【0043】

信号線 S_n は、アナログスイッチ SW 2 又はアナログスイッチ SW 3 がオンすることにより中間電位 V_p 又は中間電位 V_q へプリチャージされる。ただし、中間電位 V_p は共通電位 V_{com} より正極側へ設定され、中間電位 V_q は共通電位 V_{com} より負極側へ設定されている。

【0044】

図 5 は、図 4 の信号線駆動回路の動作を示すタイミングチャートである。以下、図 4 及び図 5 に基づき説明する。

【0045】

この極性反転信号 P_o を用いた信号線駆動回路の動作のタイミングは、図 5 のようになる。正極側駆動時 ($P_o = H$) において、上記第二実施形態と同様に、

比較回路 72 は第一の画像データ D1 の上位 n ビットとラッチ 71 の画像データ D0' とを比較する。これらが一致しない場合、スイッチ制御回路 73 は、アナログスイッチ SW2 をオンすることにより信号線 S_n を中間電位 V_p にプリチャージし、続いてアナログスイッチ SW2 をオフし、アナログスイッチ SW1 をオンすることにより、画像データ D1 に対応する階調電圧を信号線 S_n へ供給する (T1)。

【0046】

第二の画像データ D2 が供給されると、画像データ D2 と第一の画像データ D1 の上位 n ビットとが一致しているため ($CMP=L$)、プリチャージは行わない。そのため、スイッチ制御回路 73 は、アナログスイッチ SW2 をオフのまま、アナログスイッチ SW1 のみをオンすることにより、信号線 S_n へ階調電圧を供給する (T2)。

【0047】

極性反転信号 P_o が L になると階調電圧が負極性へ反転するため、スイッチ制御回路 73 は、比較結果信号 CMP に関わらずアナログスイッチ SW3 をオンすることにより、信号線 S_n を負極側の中間電位 V_q にプリチャージする。その後、スイッチ制御回路 73 は、アナログスイッチ SW1 をオンすることにより、第三の画像データ D3 に対応する階調電圧を信号線 S_n へ供給する (T3)。

【0048】

同様に、負極側駆動から正極側駆動へ極性反転する場合には、比較の結果に関わらずアナログスイッチ SW2 をオンすることにより、信号線 S_n を中間電位 V_p へプリチャージする。このように、本実施形態の信号線駆動回路によれば、極性反転駆動を行う場合においてもプリチャージの制御を行うことができるので、低消費電力化が可能となる。

【0049】

換言すると、ライン反転駆動方式のように 1 フレーム期間において液晶パネルに配置された液晶素子へ同極性の電圧を供給する場合、列で隣り合う液晶画素へ書き込む階調信号が等しければ、プリチャージを行わなくとも十分に安定した書き込みが可能である。

【 0 0 5 0 】

図 6 は、本発明に係る信号線駆動回路の第四実施形態を示すブロック図である。
図 7 は、図 6 の信号線駆動回路における出力回路を示す回路図である。以下、図 6 及び図 7 に基づき説明する。

【 0 0 5 1 】

本実施形態の信号線駆動回路は、1 水平期間前の画像データと次に表示する画像データとを各信号線ごとに比較する画像データ比較手段としてのラッチ 9 1 及び比較回路 9 2 と、比較回路 9 2 での比較結果に応じて中間電位 V_p を供給するスイッチ制御手段としてのスイッチ制御回路 9 3 とを備えたことを特徴とする。

【 0 0 5 2 】

また、本実施形態の信号線駆動回路は、データラッチ 3 3、デコーダ 3 4、アナログスイッチ 3 5、出力回路 3 6、アナログスイッチ SW 1, SW 2 等を備えている。なお、本実施形態の信号線駆動回路は、わかりやすくするために、信号線 S_n のみに対するものとして図示している。したがって、実際には、信号線 S_1, S_2, \dots, S_n のそれぞれに対して本実施形態の信号線駆動回路が設けられる。

【 0 0 5 3 】

上記第二及び第三実施形態では、プリチャージを制御する機能を画像データの上位ビットの一致判定に基づいて実現している。これに対し、本実施形態では、画像データの大小比較を行う機能を比較回路 9 2 に持たせている。

【 0 0 5 4 】

出力回路 3 6 は、図 7 に示すように、Nch 受けオペアンプ 1 0 1、Pch 受けオペアンプ 1 0 2、スイッチ群 SW 1 0 1 a, SW 1 0 1 b, SW 1 0 2 a, SW 1 0 2 b 等から構成される。Nch 受けオペアンプ 1 0 1 は主に信号線 S_n へ電荷を供給するために用いられ、Pch 受けオペアンプ 1 0 2 は主に信号線 S_n の電位を引き下げるために用いられる。

【 0 0 5 5 】

ラッチ 9 1 は、データラッチ 3 3 から出力される画像データ D の全ビットを保持できる構成である。比較回路 9 2 は、1 水平期間前後の画像データの上位 1 ビ

ットの一致判定を行う機能と、両者の画像データ自体の大きさを比較する機能とを有しており、上位1ビットの比較結果信号をCMP 1、大小の比較結果信号をCMP 2としてスイッチ制御回路9 3へ出力する。スイッチ制御回路9 3は、アナログスイッチSW 1、SW 2の制御端子、及び図7に示すスイッチSW 1 0 1 a、SW 1 0 1 b、SW 1 0 2 a、SW 1 0 2 bの制御端子へそれぞれ制御信号を出力し、これらのオン／オフを切り替える。

【0 0 5 6】

図8は、図6の信号線駆動回路の動作を示すタイミングチャートである。以下、図6乃至図8に基づき説明する。

【0 0 5 7】

図8におけるSW 1 0 1は図7のSW 1 0 1 a、SW 1 0 1 b、図8におけるSW 1 0 2は図7のSW 1 0 2 a、SW 1 0 2 bをそれぞれまとめて表したものである。

【0 0 5 8】

第一の画像データD 1がデータラッチ3 3に取り込まれると、比較回路9 2は、画像データD 1とラッチ9 1に取り込まれている画像データD 0' との上位1ビットの一致判定を行い、比較結果信号CMP 1を出力する。これらの二つの画像データが一致しない時（CMP 1 = H）、スイッチ制御回路9 3は、スイッチSW 2をオンすることにより、信号線S nにプリチャージを行う。

【0 0 5 9】

また、比較回路9 2は、画像データD 1と画像データD 0' との大小比較を行い、比較結果信号CMP 2を出力する。CMP 2 = Hのとき、すなわち、画像データD 1に対応する階調電圧が画像データD 0' に対応する階調電圧よりも大きいとき、スイッチ制御回路9 3は、信号線S nがプリチャージされた後、出力回路3 6のスイッチSW 1 0 1 a、SW 1 0 1 b及びアナログスイッチSW 1をオンする。これにより、オペアンプ1 0 1は、信号線S nへ電荷をチャージすることにより選択された階調電圧を供給する（T 1）。

【0 0 6 0】

第一の画像データD 1がラッチ9 1に取り込まれ、第二の画像データD 2が入

力されると、画像データD1'と画像データD2との上位ビットが一致しているため、比較回路92は比較結果信号CMP1をLとする。すると、アナログスイッチSW2はオフしたままであり、プリチャージは行われない。また、画像データD2は画像データD1'よりも小さい値であるので、比較結果信号CMP2はLとなる。そのため、スイッチ制御回路93は、スイッチSW102a, SW102b及びアナログスイッチSW1をオンすることにより、オペアンプ102を動作させる。すると、信号線Snの電位が引き下げられ、画像データD2に対応する階調電圧が信号線Snに供給される(T2)。

【0061】

第三の画像データD3が入力されると、ラッチ91の画像データD2'と画像データD3との比較結果によってアナログスイッチSW2がオンとなるので、信号線Snは中間電位Vpにプリチャージされる。続いて、スイッチSW102a, SW102b及びアナログスイッチSW1がオンとなることにより、オペアンプ102は画像データD3に対応する階調電圧を信号線Snへ供給する(T3)。

【0062】

本実施形態では、1水平期間前後の画像データの上位ビットの比較に基づいてプリチャージを制御するとともに、これらの画像データの大きさを比較することにより二種類のオペアンプを使い分ける構成となっている。通常、出力アンプは立ち上がり速度、立ち下がり速度のギャップを埋めるために、Nch受けオペアンプ及びPch受けオペアンプを組み込んだ構成とすることが多い。また、液晶パネルを動作させるのに十分な駆動能力が要求されるため、オペアンプに流れる定常電流を抑えることは困難である。しかし、本実施形態によれば、画像データを比較することで駆動させるアンプを選択し、使用しないオペアンプに対して電源電圧を供給しないため、出力応答特性を劣化することなく、オペアンプの定常電流を抑えることができることにより、消費電力を更に低減した液晶駆動回路を実現できる。

【0063】

なお、本発明は、言うまでもなく、上記各実施形態に限定されるものではない

。例えば、上記各実施形態はラッチに取り込んだデジタル画像データを比較する構成となっているが、例えば、コンパレータとサンプルホールド回路とを用いてアナログデータに対して大小比較を行うような構成としてもよい。

【 0 0 6 4 】

【発明の効果】

本発明に係る信号線駆動回路及び信号線駆動方法によれば、1 水平期間前に供給された階調電圧と次に供給される階調電圧との変化量が小さいため、プリチャージがなくても高速かつ安定した書き込みが可能である場合にはプリチャージを行わないことにより、プリチャージに要する電流の損失を低減することができる。したがって、低い消費電力で駆動可能な液晶表示装置を実現することができる。

【図面の簡単な説明】

【図 1】

本発明に係る信号線駆動回路の第一実施形態を示すブロック図である。

【図 2】

本発明に係る信号線駆動回路の第二実施形態を示すブロック図である。

【図 3】

図 2 の信号線駆動回路の動作を示すタイミングチャートである。

【図 4】

本発明に係る信号線駆動回路の第三実施形態を示すブロック図である。

【図 5】

図 4 の信号線駆動回路の動作を示すタイミングチャートである。

【図 6】

本発明に係る信号線駆動回路の第四実施形態を示すブロック図である。

【図 7】

図 6 の信号線駆動回路における出力回路を示す回路図である。

【図 8】

図 6 の信号線駆動回路の動作を示すタイミングチャートである。

【図 9】

プリチャージ手段を備えた従来の液晶表示装置を示す回路図である。

【図 1 0】

従来の液晶表示装置における信号線駆動回路の一例を示すブロック図である。

【図 1 1】

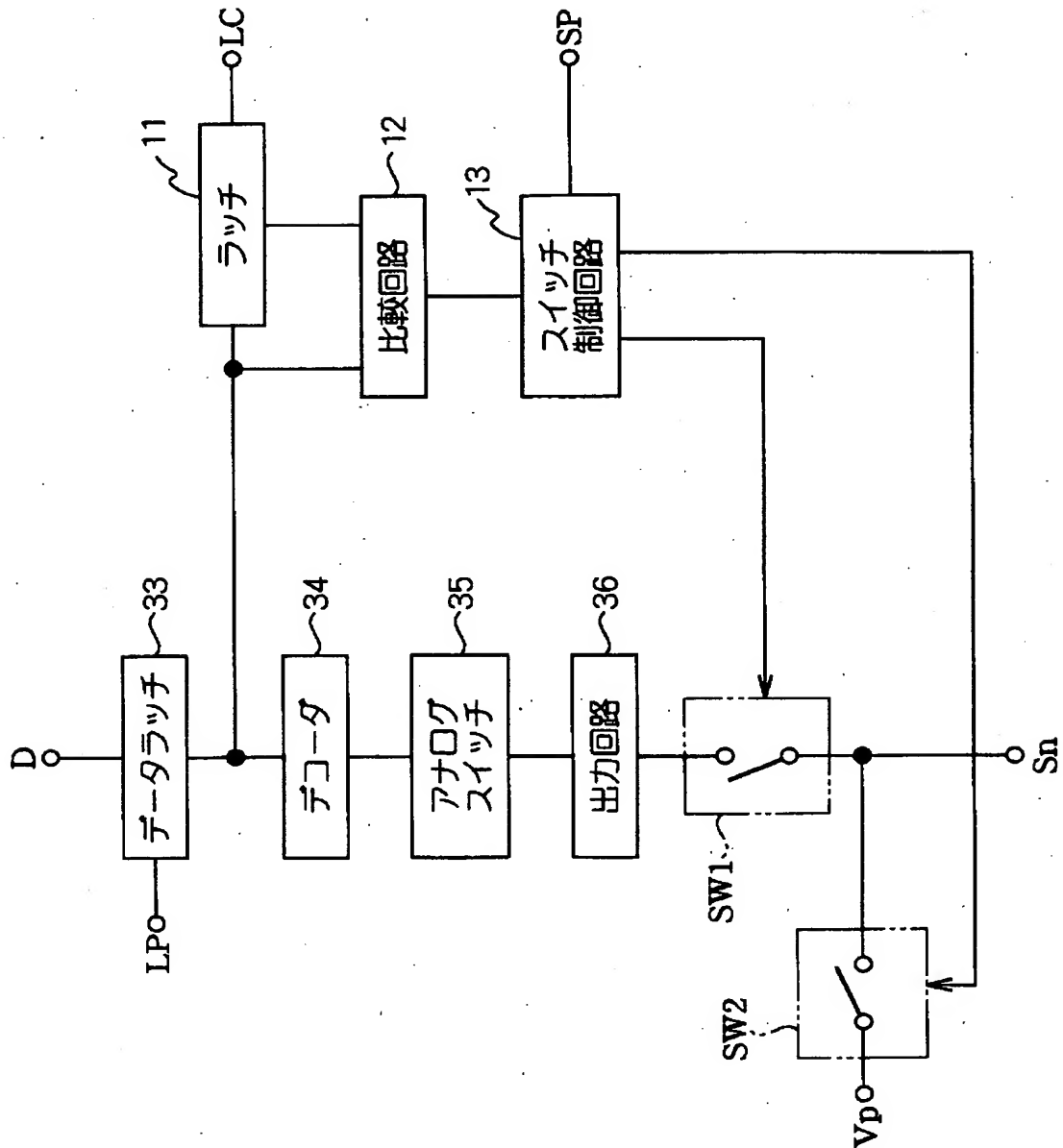
図 1 0 の信号線駆動回路の動作を示すタイミングチャートである。

【符号の説明】

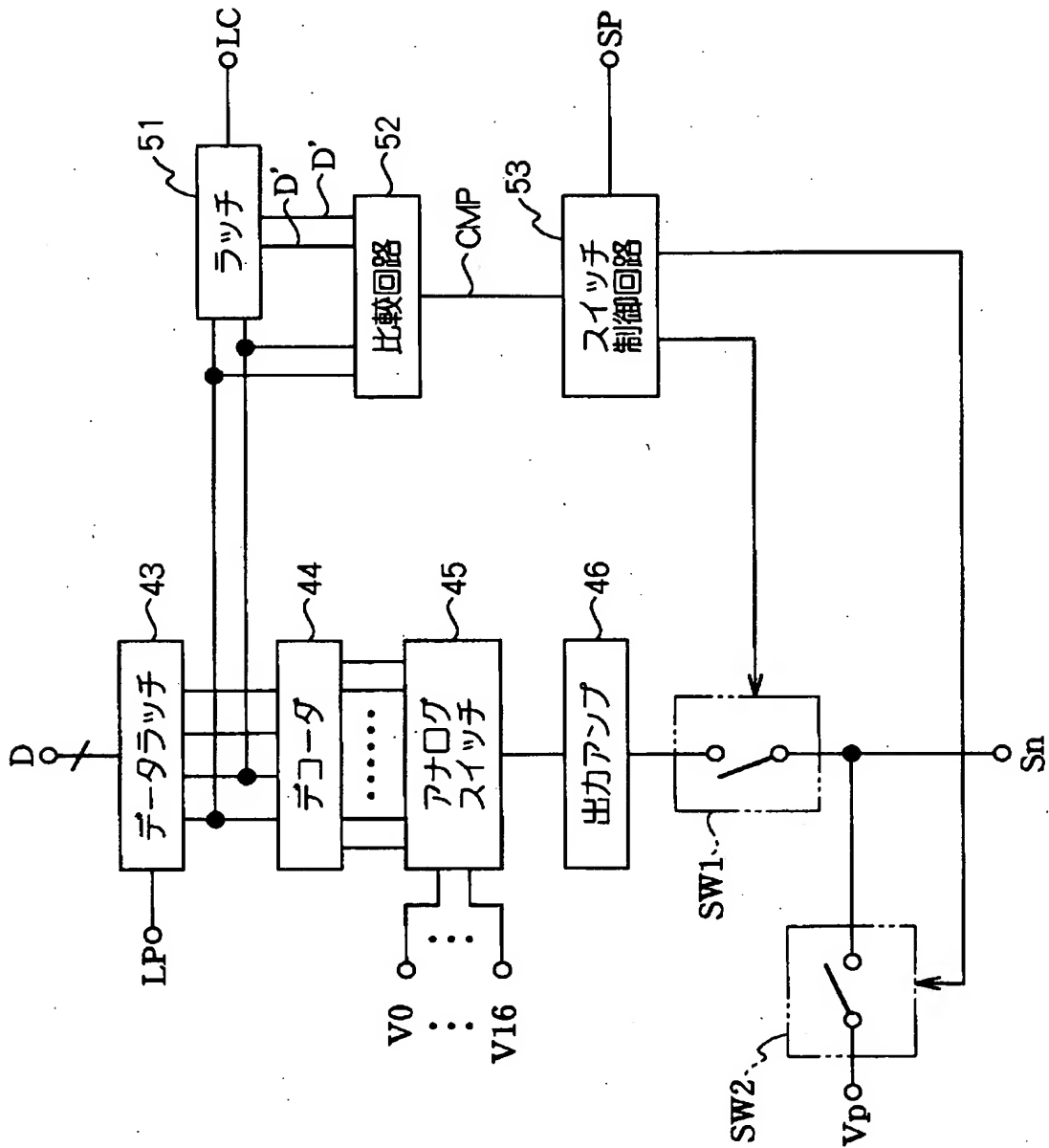
- 1 1, 5 1, 7 1, 9 1 ラッチ（画像データ比較手段）
- 1 2, 5 2, 7 2, 9 2 比較回路（画像データ比較手段）
- 1 3, 5 3, 7 3, 9 3 スイッチ制御回路（スイッチ制御手段）
- 1 0 1, 1 0 2 オペアンプ

【書類名】 図面

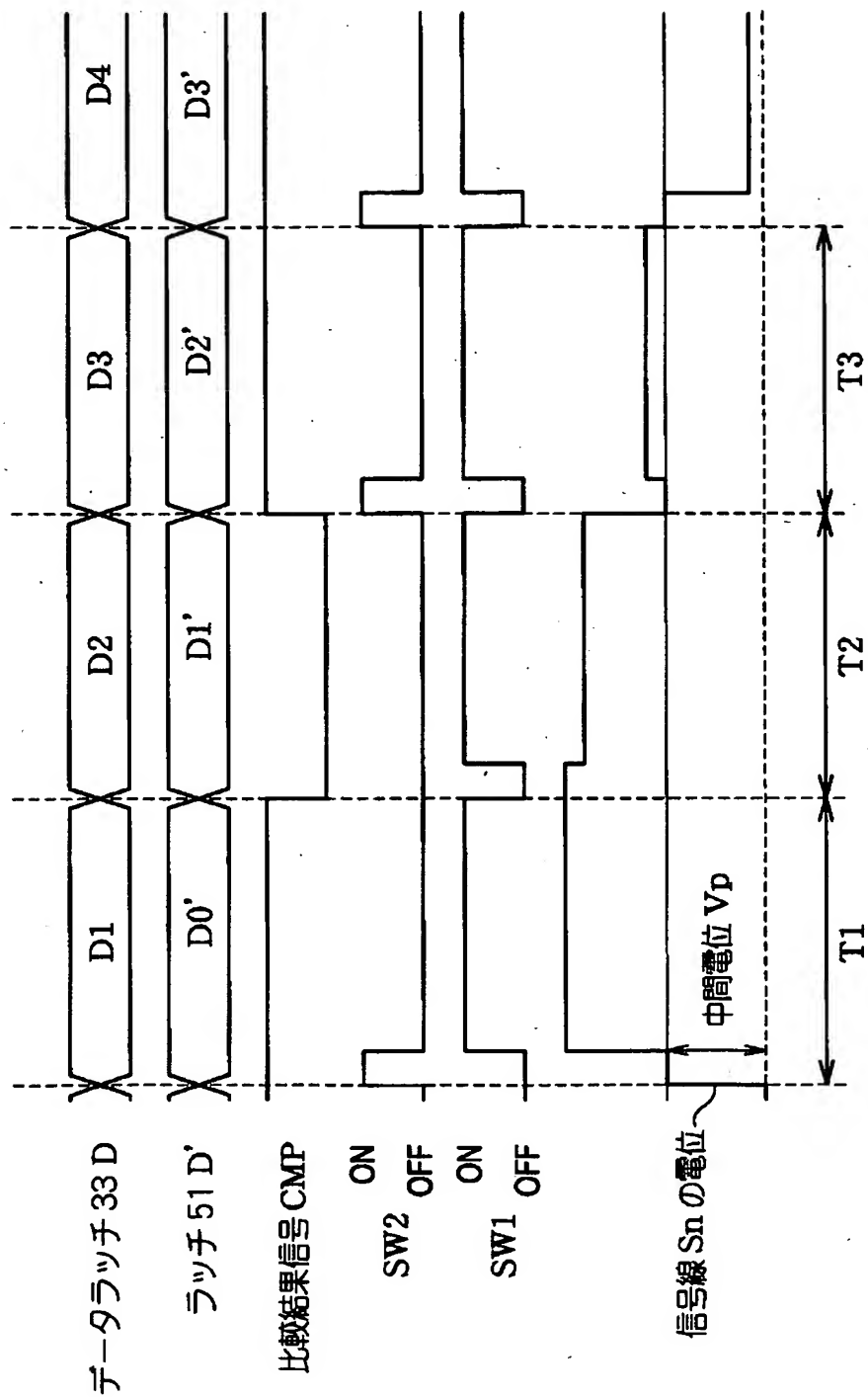
【図 1】



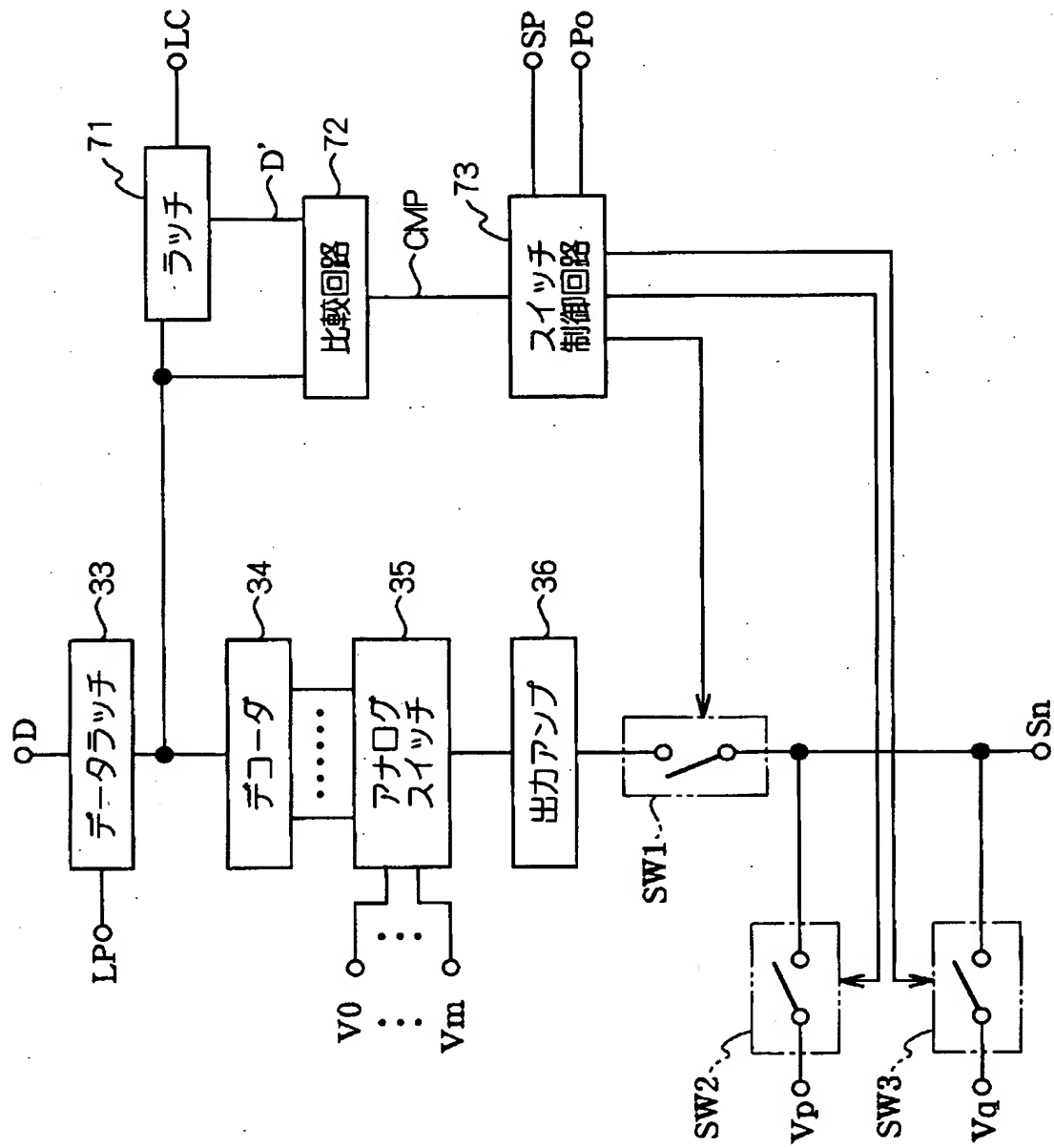
【図 2】



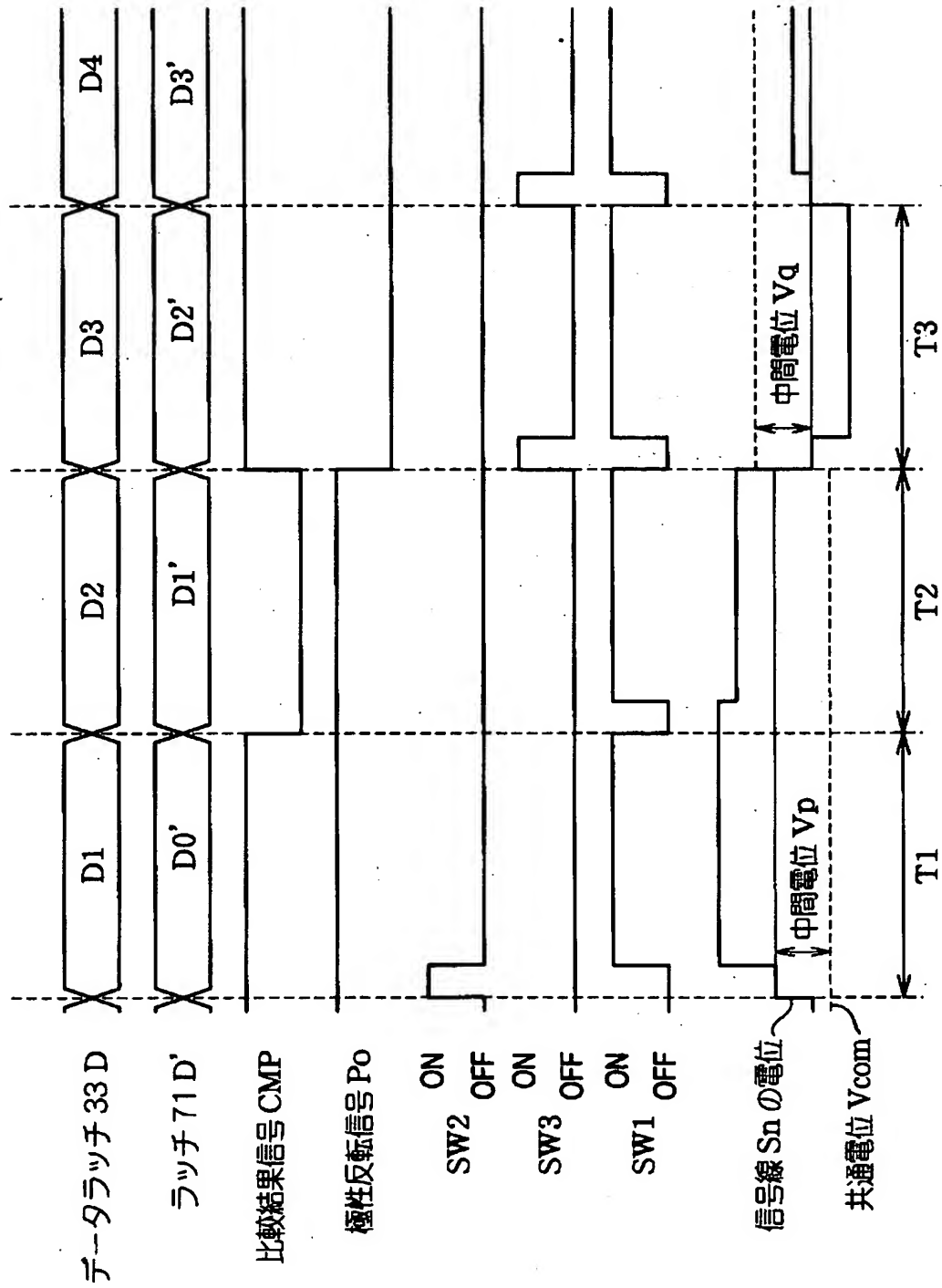
【図 3】



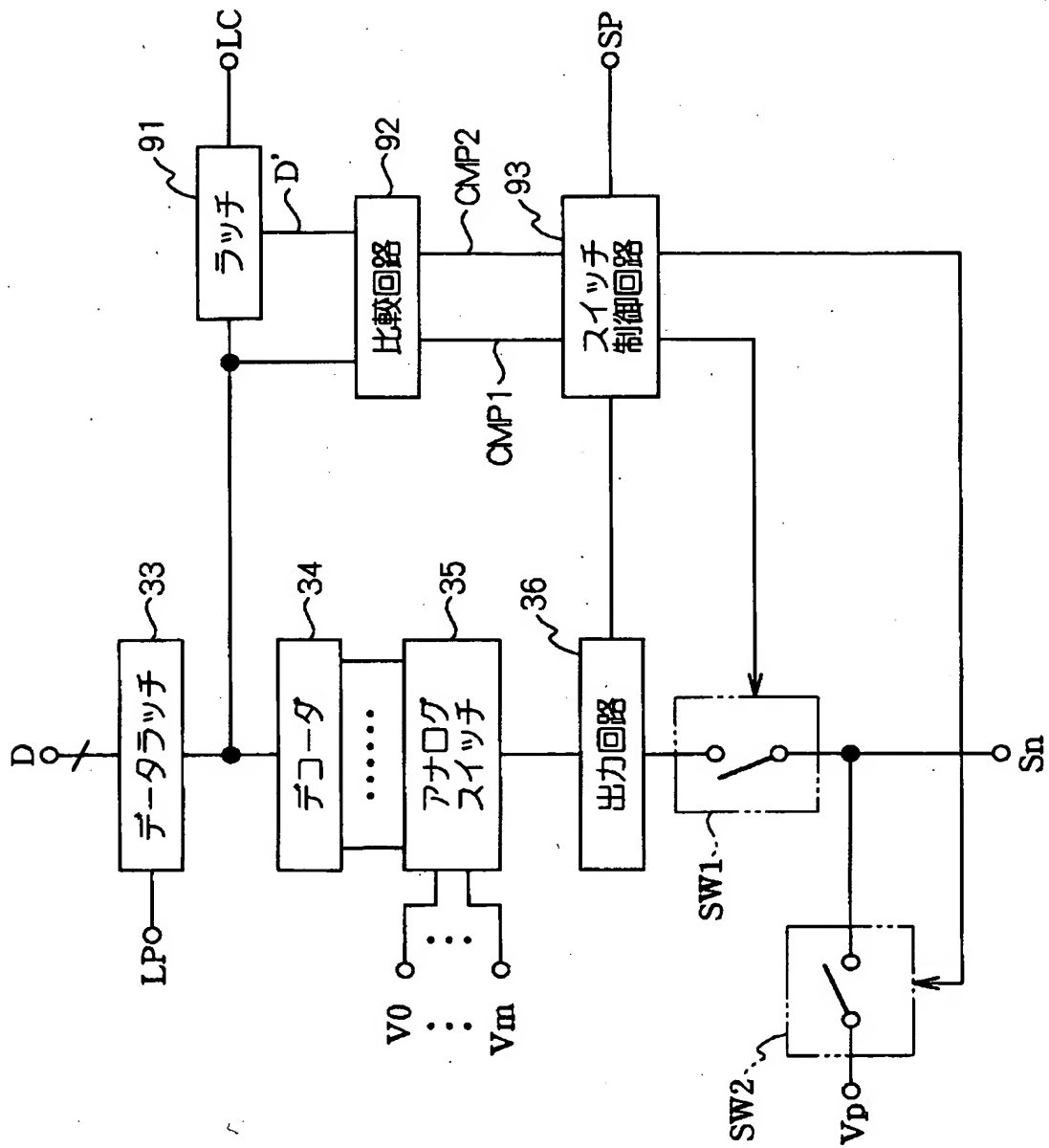
【図 4】



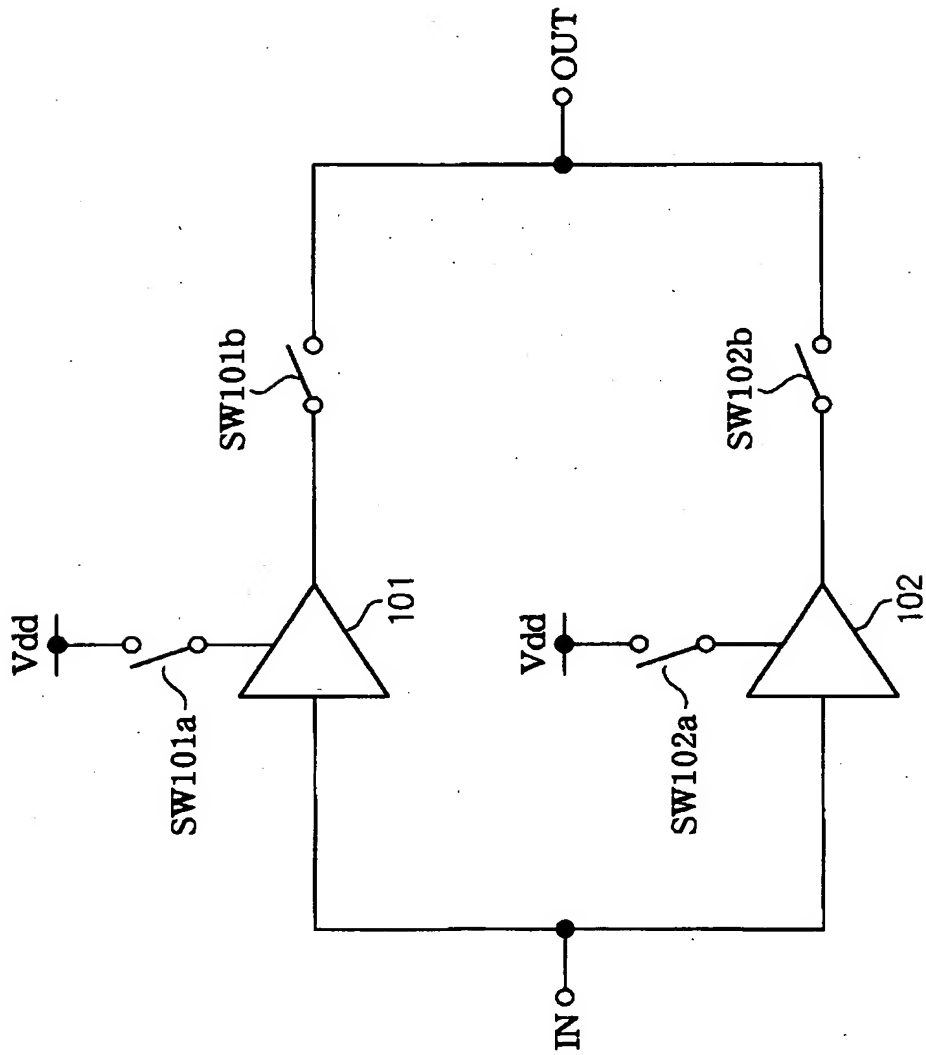
【図 5】



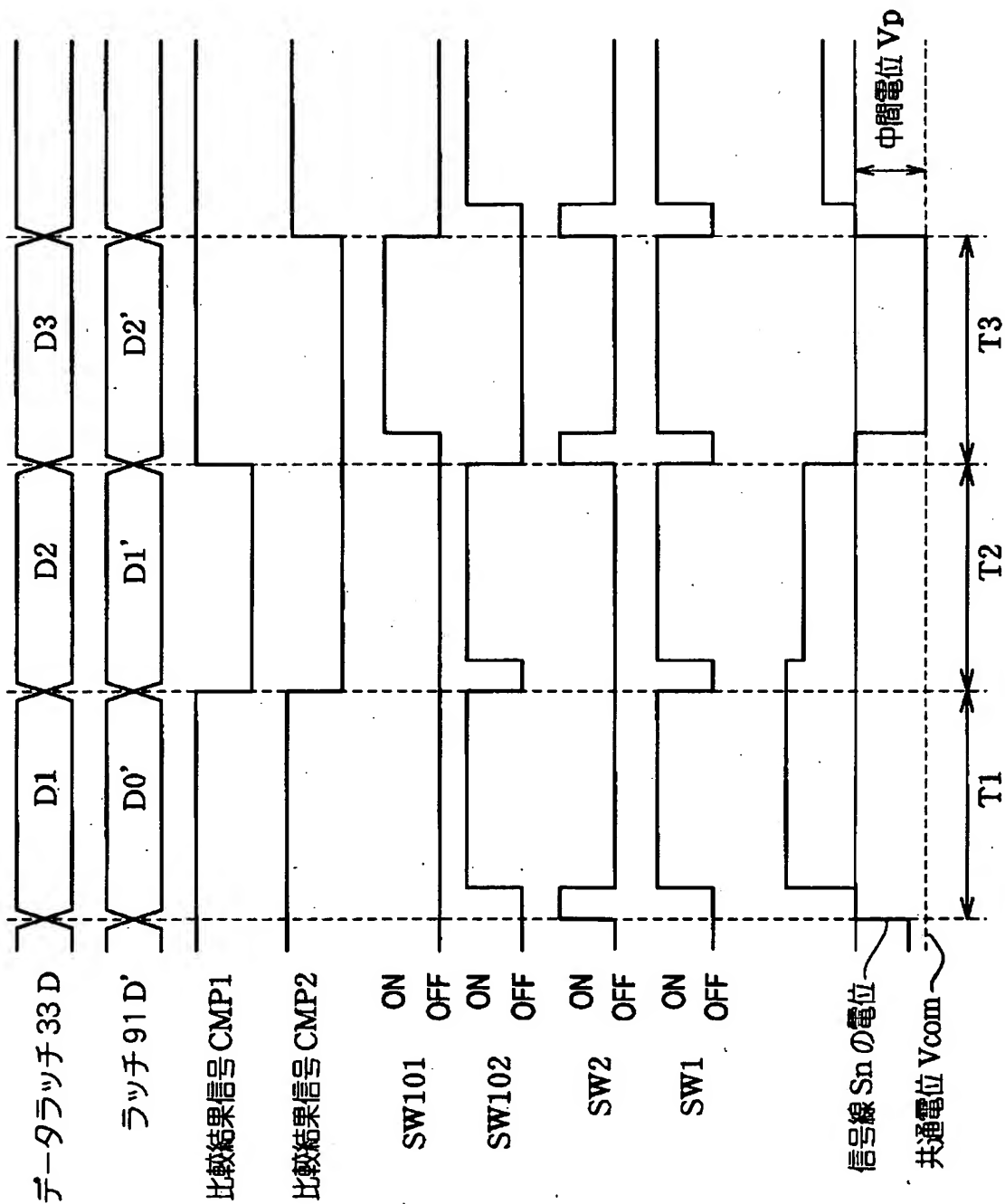
【図 6】



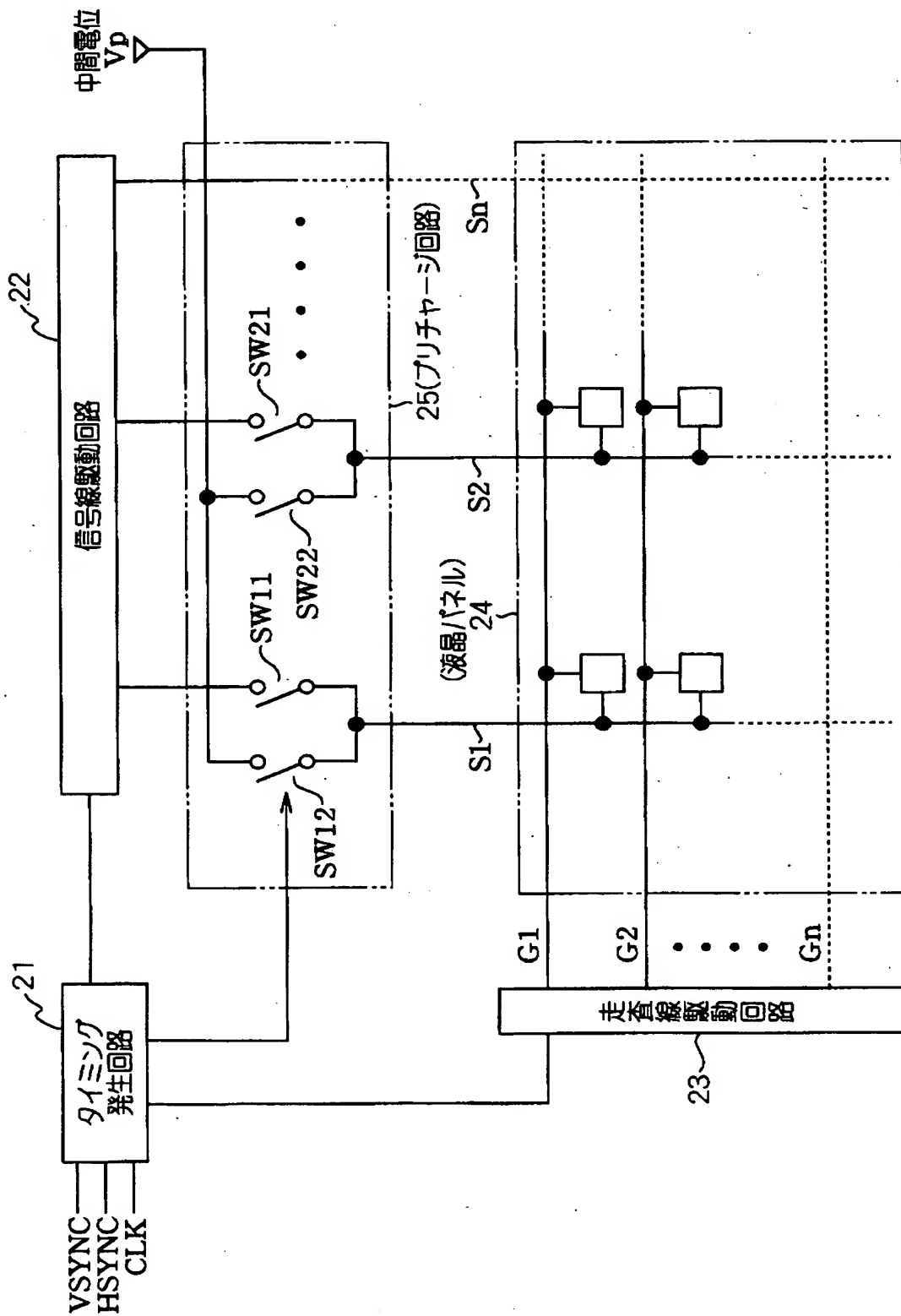
【図 7】



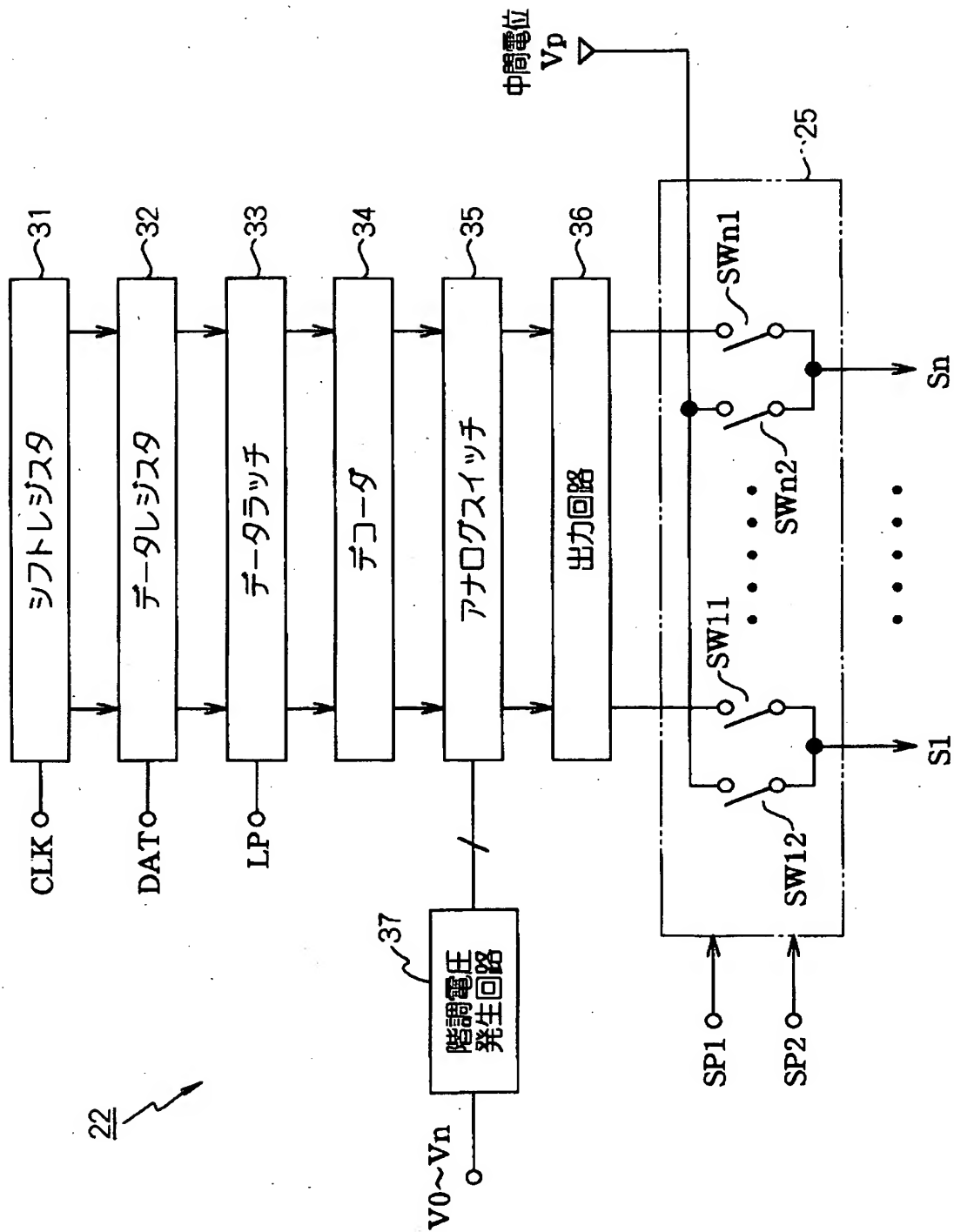
【図 8】



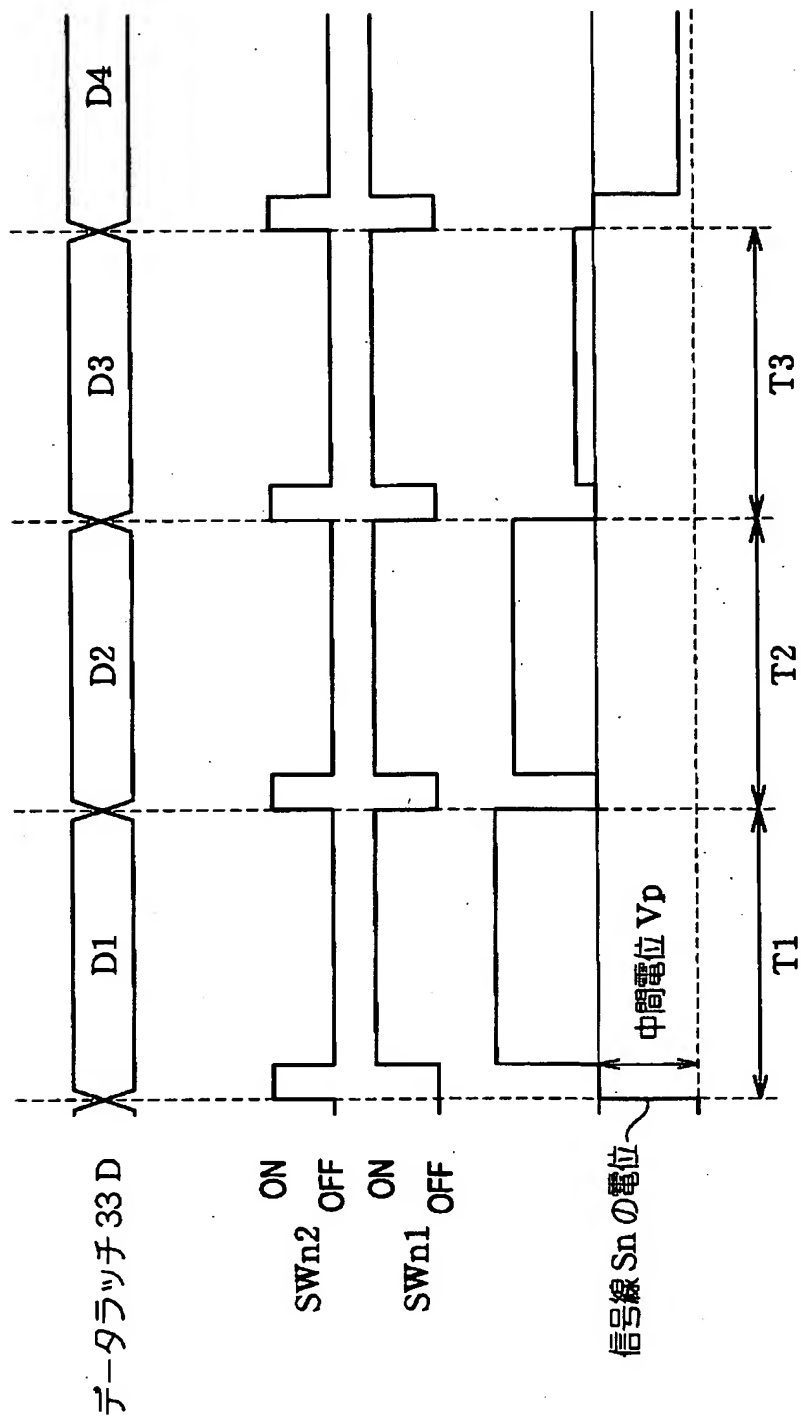
【図 9】



【図10】



【図 11】



【書類名】 要約書

【要約】

【課題】 プリチャージ手段を備えた液晶表示装置の省電力化を図る。

【解決手段】 本発明の信号線駆動回路は、アクティブマトリクス型液晶表示装置に用いられ、プリチャージ電圧としての中間電位 V_p と画像データに応じた階調電圧とを複数の信号線に供給するものであり、1 水平期間前の画像データと次に表示する画像データとを各信号線ごとに比較するラッチ 1 1 及び比較回路 1 2 と、比較回路 1 2 での比較結果に応じて中間電位 V_p を供給するスイッチ制御回路 1 3 とを備えたことを特徴とする。プリチャージがなくても高速かつ安定した書き込みが可能である場合にはプリチャージを行わないため、プリチャージに要する電流の損失を低減することができる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社